

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 249/275

In re patent application of

Jeong-sic JEON, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: APPARATUS FOR MANUFACTURING SEMICONDUCTOR DEVICE



CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

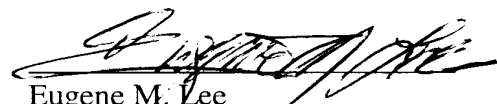
The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 01-24045, filed May 3, 2001.

Respectfully submitted,

December 6, 2001
Date


Eugene M. Lee
Reg. No. 32,039
Richard A. Sterba
Reg. No. 43,162

The Law Offices of Eugene M Lee, PLLC
1101 Wilson Boulevard Suite 2000
Arlington, D.C. 20009
Telephone: (703) 525-0978

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : Application Number	특허출원 2001년 제 24045 호 PATENT-2001-0024045
출원년월일 : Date of Application	2001년 05월 03일 MAY 03, 2001
출원인 : Applicant(s)	삼성전자 주식회사 SAMSUNG ELECTRONICS CO., LTD.

2001 08 07
 년 월 일

특 허 청 장
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2001.05.03
【국제특허분류】	H01L
【발명의 명칭】	반도체 소자의 제조 장치
【발명의 영문명칭】	Manufacturing apparatus for semiconductor device
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	전정식
【성명의 영문표기】	JEON, Jeong Sic
【주민등록번호】	630206-1094912
【우편번호】	445-970
【주소】	경기도 화성군 태안읍 병점리 485번지 한신아파트 106동 101호
【국적】	KR
【발명자】	
【성명의 국문표기】	홍진
【성명의 영문표기】	HONG, Jin
【주민등록번호】	670513-1836014
【우편번호】	445-970

【주소】 경기도 화성군 태안읍 병점리 359번지 대창아파트
 103동 103호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조
 의 규정에 의한 출원심사 를 청구합니다. 대리인
 이영필 (인) 대리인
 정상빈 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 3 면 3,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 18 항 685,000 원
【합계】 717,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

플라즈마를 이용하는 반도체 소자의 제조 공정이 진행되는 챔버 내에 설치되어, 챔버 상단에 형성되는 플라즈마 영역 보다 공정 처리 대상의 인접 부분에 형성되는 플라즈마 영역을 감소시킴으로써 플라즈마를 집속시키는 장치를 포함하여, 처리 대상인 웨이퍼 전반에 걸친 플라즈마 밀도의 균일성을 확보할 수 있는 반도체 제조 장치가 개시된다. 플라즈마를 집속시키기 위해서, 공정 처리 대상이 위치하는 하부 전극과 대향하면서 챔버 상단부에 배치되는 절연 플레이트의 길이를 하부 전극의 길이보다 크게 하고, 절연플레이트로부터 신장하는 한정막을 절연플레이트와 예각을 이루면서 하부 전극쪽으로 신장하도록 구성한다. 한편, 절연플레이트가 돔 형상일 경우에는 한정막에 인접한 부분의 곡률 반경을 돔 중앙부의 곡률 반경 보다 작게 설계함으로써, 플라즈마를 집속시킨다.

【대표도】

도 2

【색인어】

플라즈마, 균일성, 한정막

【명세서】**【발명의 명칭】**

반도체 소자의 제조 장치{Manufacturing apparatus for semiconductor device}

【도면의 간단한 설명】

도 1a 와 도 1b는 종래 기술에 따른 반도체 제조 장치의 개략적인 구성도들이다.

도 2는 본 발명에 따른 반도체 제조 장치의 일예의 구성도이다.

도 3은 본 발명에 따른 반도체 제조 장치의 다른예의 구성도이다.

도 4는 본 발명에 따른 반도체 제조 장치의 또 다른 예의 구성도이다.

도 5는 본 발명에 따른 반도체 제조 장치의 또 다른 예의 구성도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 반도체 제조 장치에 관한 것으로, 특히 플라즈마 밀도의 균일성을 개선할 수 있는 반도체 제조 장치에 관한 것이다.

<7> 반도체 소자를 형성하기 위한 제조 장치는 반도체 기판 상에 박막을 형성하는 박막 형성 장치, 미세 패턴을 형성하기 위하여 박막 상에 마스크 패턴을 형성하기 위한 사진 장치, 마스크 패턴을 식각 마스크로 이용하여 박막을 식각하여

미세 패턴을 형성하기 위한 식각 장치 및 반도체 기판에 불순물 이온을 주입하기 위한 이온 주입 장치로 대별될 수 있다. 그런데, 반도체 소자의 집적화가 진행됨에 따라 패턴의 선폭이 점점 작아지고 있어 미세 패턴을 형성하는 데 이용되는 식각 장치와 증착 장치 등의 제반 장치가 더욱 중요하게 되었다. 식각 장치는 플라즈마 식각 장치와 같은 건식 식각 장치와 습식 식각 장치로 대별할 수 있는데, 반도체 소자의 집적도가 증가함에 따라 이방성 식각이 가능한 건식 식각 장치가 주로 사용되고 있다. 또한 반도체 소자의 고집적화에 따라 증착 장치에서도 플라즈마를 이용하는 화학 기상증착법을 채용한 장치 예를 들면 PE-CVD(Plasma-Enhanced Chemical Vapour Deposition) 장치를 이용하고 있다.

<8> 도 1a 와 도 1b는 종래 기술에 따른 반도체 제조 장치를 나타내는 것으로, 도 1a는 평행판 유도 결합 플라즈마(Induced Coupled Plasma) 식각 장치를 보여주고 있으며, 도 1b는 돔형 유도 결합 플라즈마 식각 장치를 보여주고 있다. 설명의 편의를 위해 도 1a 및 도 1b에서 개시된 챔버(12,42)의 형상이 원통형이고 하부 전극(26, 56)이 원형 평판이며, 도 1a의 절연플레이트(20)는 원형 평판이고 도 1b의 절연플레이트(50)는 돔 형상을 하고 있는 것으로 본다. 도 1a의 플라즈마 소스를 발생시키는 유도 코일(14)의 배치 길이는 절연플레이트(20)의 길이(L1)와 실질적으로 같게 설계되어 있으며, 도 1b의 유도 코일(44)의 배치 길이는 절연플레이트(50)의 곡면 길이와 실질적으로 같게 설계되어 있다. 그리고, 도 1a의 절연플레이트(20)와 하부 전극(26)은 실질적으로 거의 같은 직경(L1, L2)을 가지고 있고, 도 1b의 절연플레이트(50) 곡면의 투사 길이(L4)는 하부 전극(56)의 직경(L5)과 실질적으로 동일하게 설계되어 있다. 하부 전극(26, 56) 상에 탑

제된 정전척(28, 58)에 의해 지지되는 웨이퍼(30, 60)의 직경은 하부 전극(26, 56)의 직경 보다 작게 설계되어 있다. 플라즈마영역(24, 54a+54b)을 한정하는 한정막(22, 52)은 절연플레이트(20, 50)의 테두리와 접하면서 하부 전극(26, 56)쪽으로 수직 신장하도록 설계되어 있다.

<9> 도 1a 및 도 1b를 참고로, 웨이퍼(30, 60) 상에 절연층 또는 도전층을 증착하고 원하는 패턴을 얻기 위하여, 식각하는 과정을 살펴본다.

<10> 제 1 전원 공급기(16, 46)로부터 공급된 저주파 전력은 유도 코일(14, 44)에 인가되어 유도 인덕턴스를 발생시킨다. 유도 인덕턴스는 챔버(12, 42) 내에 구비된 절연플레이트(20, 50)를 통해 플라즈마영역(24)에 전기장과 자기장을 형성시킨다. 이때 제 2 전원 공급기(18, 48)를 통해 하부 전극(26, 56)에도 고주파의 외부 전원이 연결되어 있다. 플라즈마영역(24, 54a+54b) 내에서 전자는 자기장과 전기장에 의해 회전운동을 하여 가속되고 반응 가스와 충돌하여 플라즈마 상태의 반응 종(reactive species)을 발생시킨다. 반응 종이 웨이퍼(30, 60) 상부에 형성된 식각 대상으로 확산/흡수되면서 식각이 진행된다.

<11> 그런데, 도 1a의 한정막(22)에 의해 결정되는 플라즈마영역(24)과 도 1b의 한정막(52)에 의해 결정된 플라즈마영역(54a+54b)에서, 플라즈마(또는 반응 종)는 웨이퍼의 중앙부분으로 입사되고 측면으로 확산되므로, 웨이퍼의 중앙 부분과 가장자리 부분에서 플라즈마(또는 반응 종)의 밀도가 다르게 나타난다. 웨이퍼의 중앙 부분에 위치하는 플라즈마의 밀도가 가장자리 부분에 위치하는 플라즈마의 밀도보다 높게 나타난다. 따라서, 플라즈마가 웨이퍼(30, 60)의 중앙 부분에 다량 입사되

어 웨이퍼(30, 60) 중앙 부분에 위치하는 패턴은 과도 식각된다. 반면 웨이퍼(30, 60)의 가장자리 부분에서는 반응 종이 소량 확산/흡수되므로 가장자리 부분에 위치하는 패턴은 과소 식각된다. 그런데 과소 또는 과도 식각된 패턴들은 이후의 공정과 반도체 소자의 특성에 많은 영향을 주므로, 웨이퍼 전체에 대해서 식각의 균일성을 유지하면서 패턴을 형성하는 것이 중요하다.

<12> 전술한 플라즈마 밀도의 불균일성은 식각 장비뿐만 아니라 증착 장비에서도 발생한다. 즉 웨이퍼의 가장자리 부분에 형성되는 패턴의 두께가 중앙 부분에 형성되는 패턴의 두께 보다 낮게 되어 패턴의 균일성이 확보되지 못하고 있다.

<13> 한편, 전자 산업기기 시장의 성장과 함께, 반도체 탑재율은 계속 증가하여 왔지만, 동시에 반도체의 사용자로부터는 저가격화와 고부가치라는 상호 양립하는 요구를 받아 왔다. 이와 같은 사용자의 요구에 부응하기 위해 즉 대량의 칩을 제작하여 반도체 소자의 가격을 낮추기 위한 하나의 방법이 웨이퍼의 대구경화이다. 이에 현재는 200mm 구경의 웨이퍼가 메모리, 로직 등의 최점단 고집적 반도체 장치의 생산에 사용되고 있으나, 장차 300mm 구경의 웨이퍼를 이용한 반도체 장치의 양산이 본격화될 전망이다.

<14> 그런데, 보다 큰 구경을 갖는 웨이퍼에서는 전술한 웨이퍼의 위치에 따른 플라즈마 밀도 차이 현상이 더욱 심화된다. 200mm 구경의 웨이퍼 상에 균일한 크기를 갖는 미세 패턴을 형성하기 위해, 플라즈마 밀도의 불균일성을 조절하는 각종 기술들이 제안되었으나, 이런 기술들을 이용해서 300mm 구경의 웨이퍼의 처리 공정 시 식각 균일도 및 증착 균일도를 확보하는 데 한계가 있다.

<15> 또한, 플라즈마 밀도가 웨이퍼 가장자리에서 낮게 나타나므로, 가장자리에 위치하는 패턴을 설계된 대로 형성하는데 요구되는 충분한 식각률 또는 증착률이 확보되지 못하는 문제가 있다.

<16> 따라서, 현재 반도체 업계에서는 200mm 또는 300mm 구경 이상의 직경을 갖는 대구경 웨이퍼 상에 균일한 고밀도의 플라즈마 영역을 형성시켜, 웨이퍼 전체에 대해 균일한 식각도 및/또는 증착도를 획득하는 기술이 절실히 요구되고 있다.

【발명이 이루고자 하는 기술적 과제】

<17> 따라서, 본 발명이 이루고자 하는 기술적 과제는, 처리 대상 전반에 걸친 플라즈마 밀도의 균일성을 개선시킬 수 있는 반도체 제조 장치를 제공하는 것이다.

<18> 본 발명이 이루고자 하는 다른 기술적 과제는 공정 처리 대상에 작용하는 유효 플라즈마의 밀도를 증가시킬 수 있는 반도체 제조 장치를 제공하는 것이다.

【발명의 구성 및 작용】

<19> 본 발명이 이루고자 하는 기술적 과제들을 달성하기 위해, 플라즈마를 이용한 반도체 제조 장치는 반도체 소자의 제조 공정이 진행되는 챔버와, 챔버 내에 설치되어 챔버 상단에 형성되는 플라즈마 영역 보다 공정 처리 대상 인접 부분에 위치하는 플라즈마 영역을 감소시켜 플라즈마를 집중시키는 장치를 포함한다.

<20> 이러한 플라즈마 집속 장치는 제 1 길이를 갖고며 공정 처리 대상이 그 상부에 형성되어 있는 하부 전극, 하부 전극에 대향하며 제 1 길이보다 큰 제 2 길이를 갖는 절연 플레이트 및, 절연 플레이트의 테두리와 접하면서 절연 플레이트의 대향하는 양 끝단을 잇는 평면과 예각을 이루면서 하부 전극의 테두리를 향해 신장하는 한정막을 포함한다. 하부 전극이 원형 평판일 경우에는 평판의 직경이 제 1 길이가 된다. 여기서, 예각은 45 내지 89도이다.

<21> 보다 구체적으로 살펴보면, 절연 플레이트는 제 1 곡률 반경을 갖는 제 1 부분과 제 1 곡률 반경보다 작은 제 2 곡률 반경을 갖는 제 2 부분을 포함하며, 절연 플레이트의 제 2 부분의 테두리에 한정막이 접한다. 다른 예로, 절연 플레이트는 소정의 곡률 반경을 갖는 돔 형상일 수 있다. 다른 예로, 절연 플레이트는 소정의 직경을 갖는 원형 평판일 수 있으며, 이때 제 2 길이는 원형 평판의 직경을 의미한다.

<22> 다른 예의 플라즈마 집속 장치는, 제 1 길이를 갖고며 처리 대상이 위치하는 하부 전극, 하부 전극과 대향 배치되는 절연플레이트 및 플라즈마 영역을 한정하는 한정막을 포함한다. 여기서, 절연 플레이트는 제 1 곡률 반경을 갖는 제 1 부분과 제 1 곡률 반경보다 작은 제 2 곡률 반경을 갖는 제 2 부분을 포함하는 돔 형상이다. 한정막은 절연 플레이트의 제 2 부분의 노출된 테두리와 접하면서, 하부 전극으로 신장한다. 여기서, 절연 플레이트의 투사 길이인 제 2 길이는 상기 제 1 길이보다 크도록 설계하고, 한정막은 절연 플레이트의 투사면과 실질적으로 수직이다.

- <23> 전술한 반도체 제조 장치는 공정 처리 대상이 위치하는 하부 전극 상면에 배치되 제 3 길이의 웨이퍼를 지지하기 위한 척을 더 구비한다. 웨이퍼가 통상 원형 평판이므로, 제 3 길이는 웨이퍼의 직경을 의미한다. 그리고, 절연 플레이트의 직경 또는 투사 길이는 웨이퍼의 직경인 제 3 길이의 약 140%이상이 되게 함이 바람직하고, 한정막의 바닥면의 길이는 제 3 길이의 약 120% 이상이 됨이 바람직하다. 그리고, 한정막의 바닥 테두리로부터 웨이퍼에 이르는 거리는 제 3 길이의 약 10 내지 15%가 되도록 설계한다.
- <24> 300mm의 구경을 갖는 웨이퍼를 사용할 경우, 절연플레이트의 길이인 제 2 길이는 약 420mm 이상이며 한정막의 바닥 테두리의 직경은 약 360mm 이상일 수 있다.
- <25> 이상의 설명에서는 한정막과 챔버의 벽을 구분하였으나, 한정막이 챔버의 벽을 구성할 수 도 있으며, 이때는 챔버의 측벽을 경사지게 구성할 수 도 있다.
- <26> 그리고, 반도체 제조 장치는 챔버의 플라즈마 영역을 형성하기 위한 플라즈마를 생성하는 장치를 더 포함한다. 플라즈마 발생 장치의 일예는 공정 처리 대상이 위치하는 하부 전극과 연결되는 제 1 전원 공급기를 포함할 수 있다. 다른 예의 플라즈마 발생 장치는 진공 챔버의 외면에 장착되는 다수의 유도 코일과 다수의 유도 코일에 연결된 제 2 전원 공급기를 포함할 수 도 있다.
- <27> 이하 첨부된 도면을 참조로 본 발명을 상세히 설명한다.
- <28> 본 출원의 발명자는, 웨이퍼와 반응하는 유효 플라즈마의 밀도를 증가시키고 웨이퍼 중앙 부분에 비해 상대적으로 낮았던 웨이퍼의 가장자리 부분의 플라

즈마 밀도를 높이기 위해, 플라즈마 발생 영역의 가장자리에 분포된 플라즈마를 집속시킨다. 이를 위해, 공정이 진행되는 진공 챔버의 상단부에 위치하는 플라즈마의 영역의 부피를 처리 대상이 위치하는 하부 전극쪽에 위치하는 플라즈마의 영역의 부피보다 크게 한다. 유효 플라즈마란 플라즈마 중 공정 부산물이 배출되는 통로를 통해 배출될 수 있는 플라즈마를 제외한 것을 의미한다.

<29> 도 1a의 반도체 제조 장치에 본 발명의 사상을 적용한 예가 도 2에 나타나 있다.

<30> 도 2에서, 반도체 제조 장치(100)는 진공 챔버(112), 진공 챔버(112) 표면에 장착된 다수의 유도 코일(114), 유도 코일(114)에 저주파 전원을 공급하는 제 1 전원 공급기(116) 및 진공 챔버(112) 내에 구비된 하부 전극(126)에 고주파 전원을 공급하는 제 2 전원 공급기(118)를 포함한다. 하부 전극(126) 상에는 웨이퍼(130)를 지지하기 위한 척(128)이 배치되어 있다. 유도 코일(114)로부터 발생된 플라즈마가 절연 플레이트(120) 내에 형성된 다수의 홀(미도시)을 통해 챔버내로 도입된다. 절연 플레이트(120)의 직경은 M1이며 절연플레이트의 직경에 대응하여 유도 코일의 배치 길이가 결정된다. 그리고, 웨이퍼(130)는 소정 길이(M3)를 가지며 한정막(122)으로부터 소정 거리(M4) 이격되도록 배치되어 있어 이격 부분을 통해 식각 부산물이 배출된다.

<31> 도 1a의 장치와 다른 점은, 첫째, 하부 전극(126)의 직경은 절연플레이트(120)의 직경(M1)보다 작은 M2를 갖으며, 둘째, 진공 챔버(112) 내에는, 절연플레이트(120)의 테두리와 접촉하면서 하부 전극(126)쪽으로 신장하는 한정막(122)이 절연플레이트(120)와 수직을 이루지 않고 예각($\theta 1$)을 이루면서 배치되어 있

는 점이다. 예를 들어 한정막(122)은 예각이 45 내지 89도가 되도록 설계됨이 바람직하다. 따라서, 도 2에 도시된 절연플레이트(120)와 하부 전극(126)이 원형 평판이므로 한정막(122)은 실질적으로 하부 전극(126)쪽으로 진행하면서 직경이 감소하는 원통형상을 하고 있고, 플라즈마영역(124)도 이와 동일한 형상을 한다. 따라서, 수직 한정막을 채용하는 기술에 비해, 웨이퍼 인접 부분에서의 플라즈마 밀도가 증가하고, 특히 웨이퍼의 중앙 부분 보다 가장자리 부분의 밀도가 다소 증가하게 되나 궁극적으로는 전체적으로 균일한 플라즈마 밀도를 형성하게 된다.

<32> 한편, 도 1a의 웨이퍼(30)와 도 2의 웨이퍼(130)가 동일한 직경을 가질 경우에는 도 1a의 절연 플레이트(20)의 직경(L1)에 비해 도 2의 절연 플레이트(120)의 직경(M1)이 크므로, 도 1a의 유도 코일(14)의 배치 길이보다 도 2의 유도 코일(114)의 배치 길이가 더 길게 된다.

<33> 구체적으로 유도 코일(114)이 배치된 길이 및 절연 플레이트(120)의 직경(M1)은 식각 대상이 되는 웨이퍼(130)의 직경(M3)의 140%이상이 되게 하며, 하부 전극(126)의 직경(M2)의 약 120% 이상이 되게 할 수 있다. 그리고, 하부 전극(126)의 테두리와 웨이퍼(130)의 테두리간의 거리인 M4는 웨이퍼 직경(M3)의 10 내지 15%가 되도록 설계할 수 있다. 보다 구체적으로, 웨이퍼의 직경(M3)이 300mm일 경우, 절연 플레이트(120)의 직경(M1)은 약 420mm 이상으로 설계하고, 하부 전극(M2)의 길이는 약 360mm 이상으로 설계한다. 그리고, M4는 30 내지 45mm가 되도록 설계한다.

<34> 전술한 실시예에 의하면, 제 1 전원 공급기(116)와 제 2 전원 공급기(118)로부터 공급되는 전원을 증가시키지 않고 공정 챔버내의 압력 조건을 변화시키지 않더라도, 관형상의 한정막(122)에 의해 결정되는 플라즈마영역(124)의 크기(부피)가 식각 대상인 웨이퍼에 가까워질 수록 감소하게 된다. 따라서, 동일량의 플라즈마 소스가 사용되더라도 웨이퍼에 작용하는 유효 플라즈마의 밀도는 증가하게 된다. 그런데, 이러한 플라즈마의 밀도 증가는 웨이퍼의 중앙 부분에 비해 상대적으로 낮은 밀도를 갖는 가장자리 부분에서 더 크게 나타나므로, 웨이퍼 전체에 걸친 플라즈마의 분포의 균일성을 개선할 수 있으며, 결과적으로 패턴의 식각율의 균일성을 확보할 수 있다.

<35> 또한, 플라즈마 소스를 발생시키는 유도 코일(114)이 배치되는 길이가 절연 플레이트(120)의 길이 증가량에 대응하여 커졌으므로, 도 1a의 유도 코일(14)로부터 발생된 유도 인덕턴스 보다 큰 유도 인덕턴스가 발생되어, 궁극적으로 고밀도의 플라즈마를 얻을 수 있다.

<36> 도 1b의 플라즈마 식각 장치에 본 발명의 사상을 적용한 예들이 도 3 내지 도 5에 나타나 있다.

<37> 도 3에서, 챔버(212)의 상부가 돔 형상을 하고 있으므로, 챔버(212)의 상부에 배치되는 절연 플레이트(220)도 소정의 곡률 반경을 갖는 돔 형상을 하고 있다. 절연 플레이트(220)의 곡률 반경은 도 1b의 절연 플레이트(50)의 곡률 반경과 동일하거나 크게 설계할 수 있다. 다만, 절연 플레이트(220)의 투사 길이(D1)는 하부 전극(226)의 직경(D2) 보다 크게 형성되어 있다.

<38> 도 1b의 웨이퍼(60)의 직경과 도 3의 웨이퍼(230)의 직경(D3)이 동일할 경우, 절연 플레이트(220)의 투사 길이(D1)는 도 1b의 절연 플레이트(50)의 투사 길이(L4)보다 크게 설계한다. 챔버(212)의 돔 외면에 배치되는 유도 코일(214)의 배치 길이 또는 수도 도 1b의 유도 코일(44)에 비해 증가하게 된다. 따라서, 제 1 전원 공급기(216)로부터 도 1b의 전원 공급기(46)가 제공하는 전원과 동일한 전력이 제공되더라도, 유도 코일(214)로부터 발생하는 인덕턴스가 증가하게 된다. 즉, 플라즈마 소스의 양이 증가하게 된다.

<39> 그리고, 전술한 바와 같이, 절연 플레이트(220)의 투사 길이(D1)는 하부 전극(226)의 직경(D2) 보다 크게 형성되어 있고, 도 2에서와 같이 한정막(222)이 돔 형상의 절연플레이트(212)의 테두리와 접하면서 웨이퍼(230)가 위치하는 쪽으로 절연플레이트(220)의 투사면과 예각($\theta 2$)을 형성하면서 신장한다. 따라서, 플라즈마 영역(224)의 플라즈마 밀도가 웨이퍼에 가까워지면서 증가하고 특히 가장자리 부분에서 밀도 증가가 두드러지므로, 고밀도의 플라즈마를 얻음과 동시에 웨이퍼(230) 전반에 걸친 식각 균일성을 향상시킬 수 있다.

<40> 미설명된 부호 218은 고주파 전원 공급기이며, 228은 웨이퍼(230)를 지지하는 척을 나타내는 것으로, 각각 도 2의 참조 부호 118, 128에 대응된다. 그리고, D4는 웨이퍼(230)로부터 한정막(222) 또는 하부 전극(226)의 테두리까지의 거리를 나타내는 것으로, 도 2의 M4에 대응된다.

<41> 구체적인 예로서, 예각 $\theta 2$ 는 45 내지 89도의 범위이며, 유도 코일이 배치된 길이 및 절연 플레이트(220)의 직경(D1)은 식각 대상이 되는 웨이퍼(230)의

직경(D3)의 140%이상이 되게 하며, 하부 전극(226)의 직경(D2)의 약 120% 이상이 되게 할 수 있다. 그리고, 하부 전극(226)의 테두리와 웨이퍼(230)의 테두리간의 거리인 D4는 웨이퍼 직경(M3)의 10 내지 15%가 되도록 설계할 수 있다. 보다 구체적으로, 웨이퍼의 직경(D3)이 300mm일 경우, 절연 플레이트(220)의 직경(D1)은 약 420mm 이상으로 설계하고, 하부 전극(D2)의 길이는 약 360mm 이상으로 설계한다. 그리고, D4는 30 내지 45mm가 되도록 설계한다.

<42> 도 4에서, 참조 번호 312, 314, 316, 318, 326, 328 및 330은 도 3의 212, 214, 216, 218, 226, 228 및 230와 동일한 요소이다. 플라즈마의 집속은 경사진 한정막에 의해 수행되지 않고 돔 형상의 절연 플레이트의 곡률 반경을 조절함으로써 달성된다. 돔 형상의 절연 플레이트(320a+320b)는 두 부분으로 구성된다. 곡률 반경이 상대적으로 큰 제 1 부분(320a)과 곡률 반경이 상대적으로 작은 제 2 부분(320b)으로 구성되어 있다. 따라서, 제 1 부분(320a)의 투사 길이(N1)가 제 2 부분(320b)의 투사 길이(N2)보다 길게 된다. 제 2 부분(320b)의 투사 길이(N2)는 절연창(320)의 투사 길이를 의미한다. 한편, 제 2 부분(320b)의 투사 길이(N2)는 하부 전극(326)의 직경(N3)과 실질적으로 같은 길이를 갖도록 설계된다. 여기서, 제 2 부분(320b)의 곡률 반경 또는 투사 길이(N2)는 웨이퍼(330)의 직경(N4), 웨이퍼(330)와 한정막(322)과의 거리(N5) 그리고 한정막(322)의 높이에 의해 결정될 수 있다.

<43> 한편, 제 1 부분(320a)의 곡률 반경은 도 3의 절연 플레이트(220)의 곡률 반경과 동일하게 설계할 수 있으며, 그럴 경우 제 1 부분의 투사 길이(N1)는 도 3의 D1과 동일한 크기를 갖게 된다. 제 2 부분(320b)의 곡률 반경이 제 1 부분의

것에 비해 작으므로, 제 2 부분의 투사 길이(N2)도 감소한다. 따라서, 제 1 부분(320a)에 의해 결정되는 제 1 플라즈마영역(324a)에서의 플라즈마 밀도에 비해 제 2 부분(320b)에 의해 결정되는 제 2 플라즈마영역(324b)의 플라즈마 밀도는 증가하게 된다. 특히 제 2 플라즈마영역(324b)의 중앙보다 가장 자리에서 밀도 증가가 크게 나타난다.

<44> 제 2 부분(320b)의 테두리에서부터 웨이퍼(330)로 수직 신장하는 한정막(322)은 제 2 부분(320b)의 투사면과 수직을 이룬다. 제 2 부분(320b)의 투사면이란 절연 플레이트(320)의 투사면을 의미한다. 따라서, 플라즈마 영역(324b)에서의 밀도 분포가 플라즈마 영역(324c)에서도 유지된다.

<45> 그리고 도 2 및 도 3에서와 같이, 절연 플레이트(320)의 곡면의 길이 증가에 따라 유도 코일(314)의 배치 길이가 증가함으로써, 전원과 압력 조건의 변화 없이도 유도 코일(314)로부터 발생하는 플라즈마 소스의 양을 증가시킬 수 있다.

<46> 구체적으로, 제 1 부분(320a)의 투사 길이(N1)는 웨이퍼(330)의 직경(N4)의 약 140%이상으로 설계하고, 제 2 부분(320b)의 투사 길이(N2) 또는 하부 전극(326)의 직경(N3)은 웨이퍼(330)의 직경(N4)의 약 120% 이상으로 설계한다. 하부 전극(326)의 테두리와 웨이퍼(330)의 테두리간의 거리인 N5는 웨이퍼 직경(M4)의 10 내지 15%가 되도록 설계할 수 있다. 보다 구체적으로, 웨이퍼의 직경(N3)이 300mm일 경우, 제 1 부분(320a)의 투사 길이(N1)는 약 420mm 이상으로 설계하고, 제 2 부분(320b)의 투사 길이(N2) 또는 하부 전극(326)의 직경(N3)은 약 360mm 이상으로 설계한다. 그리고, N5는 30 내지 45mm가 되도록 설계한다.

<47> 도 5에서, 참조 번호 412, 414, 416, 418, 426, 428 및 430은 도 3의 212, 214, 216, 218, 226, 228 및 230와 동일한 요소이다. 도 5의 식각 장치에서는 플라즈마는 절연 플레이트(420)의 곡률 반경을 조절함에 의해 1차적으로 집속되고 한정막(422)을 소정의 각($\theta 3$)을 갖고 경사지게 설계함으로써 2차 집속된다.

<48> 돔 형상의 절연 플레이트(420a+420b)는 도 4의 절연 플레이트(320a+320b)와 같이 두 부분으로 구성된다. 상대적으로 곡률 반경(P1)이 큰 제 1 부분(420a)과 상대적으로 곡률 반경(P2)이 작은 제 2 부분(420b)으로 구성되어 있다. 제 1 부분(420a)의 투사 길이(P1)는 제 2 부분(420b)의 투사 길이(P2) 또는 하부 전극(426)의 직경(P3)보다 크게 형성되어 있다. 제 2 부분(420b)의 투사 길이(P2)는 절연 플레이트(420)의 투사 길이를 의미한다. 그리고, 제 2 부분(420b)와 연결되는 한정막(422)은 절연플레이트(420)의 투사면과 예각($\theta 3$)을 이루면서 하부 전극(426)쪽으로 신장하고 있다.

<49> 웨이퍼(430)의 직경(P4), 제 2 부분의 투사 길이(P2), 하부 전극(426)의 직경(P3) 및 웨이퍼(430)와 한정막(422) 간의 거리(P5)의 구체적인 예 및 이들 간의 관계는 전술한 실시예들에서 사용된 조건이 적용될 수 있다. 또한, 예각($\theta 3$)의 조건도 전술한 예들의 것을 적용할 수 있다.

<50> 도 3이나 도 4의 식각 장치와 비교하면, 전술한 바와 같이, 2차에 걸쳐 플라즈마가 집속되므로, 유효 플라즈마의 밀도를 높임과 동시에 웨이퍼 전반에 걸친 플라즈마 밀도와 식각률의 균일성이 더욱 향상되는 효과가 있다. 또한, 도 3 및 도 4의 장치에서 사용된 웨이퍼(230, 3330)와 동일한 직경을 갖는 웨이퍼(430)를 사용하고 동일한 전원을 사용하더라도, 도 5의 제 1 부분(420a)의 투사

길이(P1)는 도3의 절연플레이트(220)의 투사 길이(D1) 및 도 4의 제 1 부분 (320a)의 투사 길이(N1)의 것보다 크다. 따라서, 챔버(412)의 상면에 장착되는 유도 코일(414)의 배치 길이 또는 수가 더욱 증가하므로, 발생하는 유도 인덕턴스도 더욱 증가하게 된다. 즉, 전술한 예들에 비해 더욱 밀도가 증가된 플라스마를 얻을 수 있다.

【발명의 효과】

<51> 본 발명에 의하면, 웨이퍼의 크기를 고려하여 절연 플레이트에 인접한 부분에서 형성되는 플라스마영역을 웨이퍼 또는 공정 처리 대상 근처에서 형성되는 플라스마 영역을 축소시키도록 함으로써, 유효 플라스마의 밀도를 높임과 동시에 웨이퍼의 가장자리 부분의 플라스마 밀도를 향상시킨다. 따라서 설계 상태로 패터를 형성함과 동시에 절연플레이트쪽에서의 플라스마 밀도의 불균일성이 웨이퍼 또는 하부 전극쪽에서는 균일한 분포로 바뀌게 되어, 식각률 또는 증착률의 균일성이 향상된다.

<52> 이상 설명한 실시예들에서는 플라스마 소스를 발생시키는 전원 공급기(116)와 유도 코일(114)을 사용되었으나, 그 밖에 마이크로파, 전자 공명과(electron cyclotron resonance wave) 반응성 이온 식각 소스 등이 사용될 수 있다.

<53> 그리고, 본 실시예들에서는 챔버와 한정막을 독립적인 요소로 설명하였으나, 별도의 한정막이 설치되지 않는 챔버에서는 챔버의 벽이 한정막의 역할을 한다. 따라서, 그럴 경우에는 웨이퍼가 위치하는 전극쪽으로 진행하면서 챔버 벽의 직경이 감소하도록 챔버를 설계할 수 있다. 또한, 챔버의 형상이 원통형인 경우에 한정하여 설명하였으나, 본 발명의 사상을 이에 한정되지 않고 육면

체의 챔버를 사용하는 경우에도 본 발명의 사상이 적용될 수 있음은 당업자에게 자명하다.

<54> 본 발명의 사상은 상부 전극 및 하부 전극 양자에 외부의 전원이 연결되어 있는 플라즈마를 이용한 장치외에도 챔버 내에 설치되며 절연플레이트를 사이에 두고 웨이퍼와 대향하는 상부 전극(미도시)에만 외부 전원이 연결되어 있는 플라즈마 장치, 웨이퍼가 놓여있는 하부 전극에만 외부의 전원이 연결되어 있는 자기 반응성 이온 식각 장치(MERIE:Magnetic-Enhanced Reactive Ion Etching)등에도 본 발명의 사상이 적용될 수 있다.

【특허 청구범위】**【청구항 1】**

반도체 소자의 제조 공정이 진행되는 챔버와
상기 챔버 내에 설치되어, 상기 챔버 상단에 위치하는 플라즈마 영역보다
공정 처리 대상의 인접 부분에 위치하는 플라즈마 영역을 감소시킴으로써 플라즈
마를 집중시키는 장치를 포함하는 반도체 제조 장치.

【청구항 2】

제 1 항에 있어서, 상기 플라즈마 집중 장치는,
제 1 길이를 갖으며 상기 공정 처리 대상이 위치하는 하부전극,
상기 하부 전극에 대향하며 상기 제 1 길이보다 큰 제 2 길이를 갖는 절연
플레이트 및
상기 절연 플레이트의 테두리와 접하면서 상기 절연 플레이트의 대향하는 양 끝
단을 잇는 평면과 예각을 이루면서 상기 하부 전극의 테두리를 향해 신장하는 한
정막을 포함하는 반도체 제조 장치.

【청구항 3】

제 2 항에 있어서, 상기 절연 플레이트는 제 1 곡률 반경을 갖는 제 1 부분과
상기 제 1 곡률 반경보다 작은 제 2 곡률 반경을 갖는 제 2 부분을 포함하며, 상
기 절연 플레이트의 제 2 부분의 테두리에 상기 한정막이 접하는 반도체 제조 장
치

【청구항 4】

제 2 항에 있어서, 상기 절연 플레이트는 소정의 곡률 반경을 갖는 돔 형상이며, 상기 제 2 길이는 상기 절연 플레이트의 투사 길이인 반도체 제조 장치.

【청구항 5】

제 2 항에 있어서, 상기 절연 플레이트는 소정의 직경을 갖는 원형 평판이며, 상기 제 2 길이는 상기 절연 플레이트의 직경인 반도체 제조 장치.

【청구항 6】

제 1 항에 있어서, 상기 플라즈마 집속 장치는,

제 1 길이를 갖으며 상기 공정 처리 대상이 위치하는 하부 전극,

상기 하부 전극과 대향 배치되며, 제 1 곡률 반경을 갖는 제 1 부분과 상기 제 1 곡률 반경보다 작은 제 2 곡률 반경을 갖는 제 2 부분을 포함하는 돔 형상의 절연플레이트 및

상기 절연 플레이트의 제 2 부분의 노출된 테두리와 접하면서, 상기 하부 전극으로 신장하는 한정막을 포함하고,

상기 절연 플레이트의 투사 길이인 제 2 길이는 상기 제 1 길이보다 큰 반도체 제조 장치.

【청구항 7】

제 6 항에 있어서, 상기 한정막은 절연 플레이트의 투사면과 실질적으로 수직인 반도체 제조 장치.

【청구항 8】

제 2항 내지 제 7항 중의 어느 한 항에 있어서, 상기 하부 전극 상면에 배치되며 제 3 길이의 웨이퍼를 지지하기 위한 척을 더 구비하는 반도체 제조 장치.

【청구항 9】

제 8 항에 있어서, 상기 제 2 길이는 상기 제 3 길이의 약 140%이상인 반도체 제조 장치.

【청구항 10】

제 9항에 있어서, 상기 한정막의 바닥면의 길이는 상기 제 3 길이의 약 120%인 반도체 제조 장치.

【청구항 11】

제 10항에 있어서, 상기 한정막의 바닥 테두리로부터 상기 웨이퍼에 이르는 거리는 상기 제 3 길이의 약 10 내지 15%인 반도체 제조 장치.

【청구항 12】

제 10 항에 있어서, 상기 제 2 길이는 약 420mm 이상이며 상기 제 3 길이는 약 300mm인 반도체 제조 장치.

【청구항 13】

제 12 항에 있어서, 상기 한정막의 바닥 테두리의 직경은 약 360mm 이상인 반도체 제조 장치.

【청구항 14】

제 2 항에 있어서, 상기 예각은 45 내지 89도인 반도체 제조 장치.

【청구항 15】

제 2 항에 있어서, 상기 한정막은 상기 진공 챔버의 측벽을 구성하는 반도체 제조 장치.

【청구항 16】

제 1 항에 있어서, 상기 챔버의 외부에 설치되어 상기 챔버 내로 도입되는 플라즈마를 발생시키는 플라즈마 발생 장치를 더 포함하는 반도체 제조 장치.

【청구항 17】

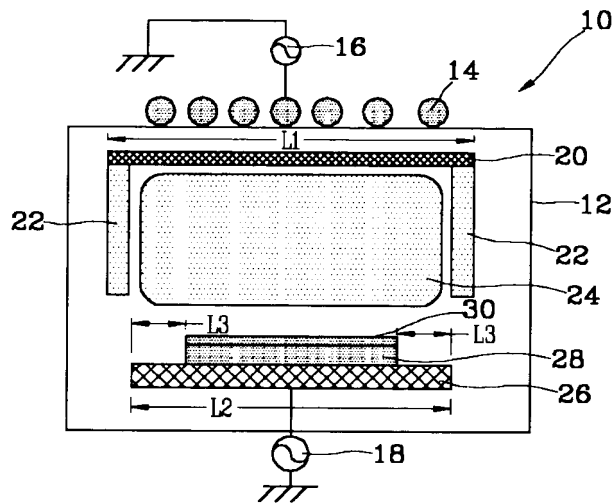
제 16 항에 있어서, 상기 플라즈마 발생 장치는 상기 하부 전극과 연결되는 제 1 전원 공급기를 포함하는 반도체 제조 장치.

【청구항 18】

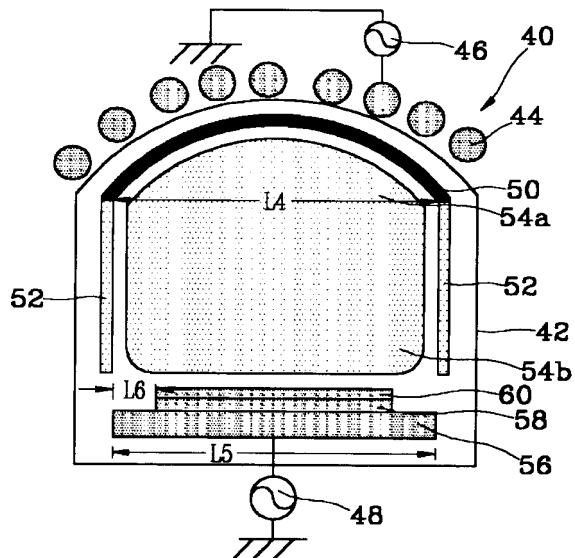
제 17 항에 있어서, 상기 플라즈마 발생 장치는 상기 진공 챔버의 외면에 장착되는 다수의 유도 코일과 다수의 유도 코일에 연결된 제 2 전원 공급기를 포함하는 반도체 제조 장치.

【도면】

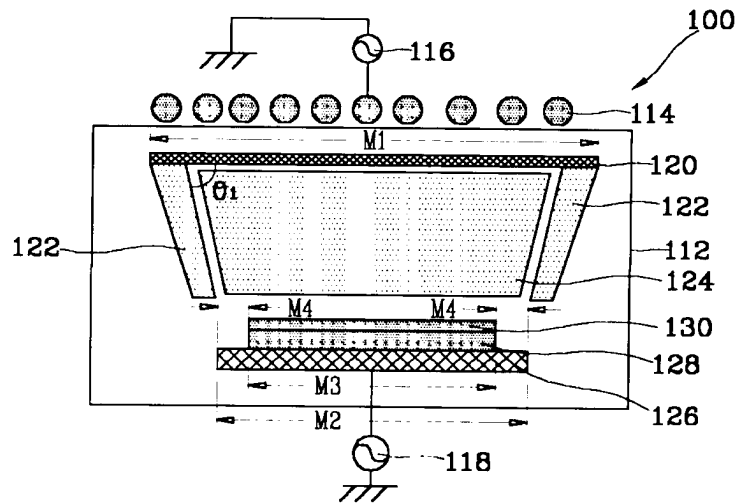
【도 1a】



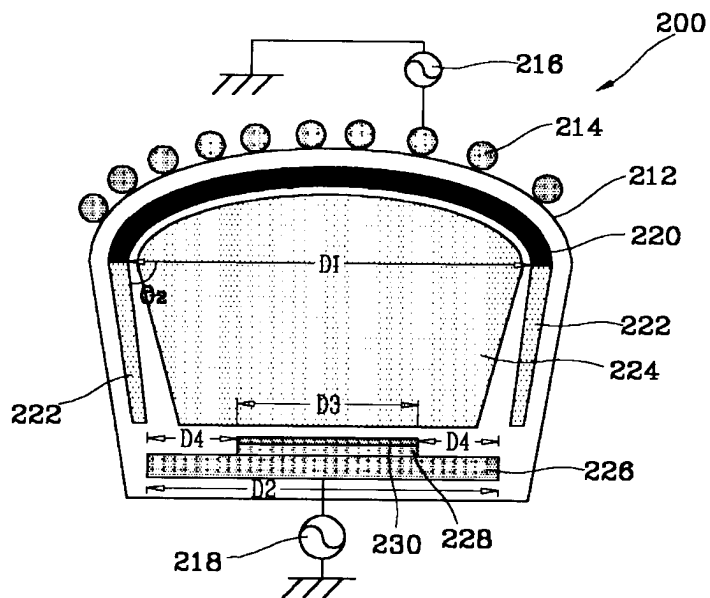
【도 1b】



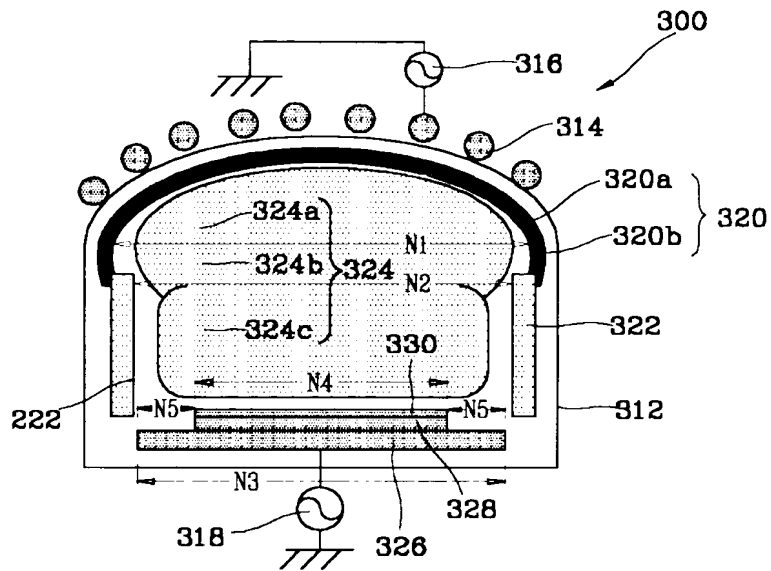
【도 2】



【도 3】



【도 4】



【도 5】

